实验二、**译码器电路仿真实验**

1. 实验目的
   1. 熟悉Multisim仿真软件环境；
   2. 掌握译码器的工作原理；
   3. 译码器的应用。
2. 实验任务

**任务A：**完成实验指导书中的实验二第四部分：“利用两块3线-8线译码器74LS138D设计一个4线-16线译码电路”，并测试验证。

**任务B：**把你学号转换为16进制数，将转换后的十六进制数做为最小项编号构建**四变量**输入的逻辑函数。例如，你本人学号为21225678，转换16进制后为143E0CE，则你需要实现的逻辑函数为：F(A,B,C,D)=∑m(0,1,3,4,13,15)（重复出现的数字仅计算1次），用任务A中实现的4-16译码器实现该逻辑函数，并测试验证。

1. 思考题
2. 为什么138采用低电平有效的输入/输出方式？
3. 调研译码器电路的应用场景，并举例说明。
4. 提交要求
5. 本次实验共两个任务，任务A和任务B，需同时完成两个任务后，才可提交实验结果。提交内容包括（1）运行截图和必要的文字说明；（2）可运行的完整工程文件，未完成则不必提交；
6. 提交入口为课程平台，10月13日9:50准时关闭。
7. 未完成实验任务的同学可在课后继续完成，实验二的完整实验报告提交时间截止到下周三（10月19日），实验报告内容完整，格式及命名方式规范。
8. 如有疑问，可在课堂上随时联系。

**友情提示：严禁拷贝其他同学的实验结果、截图等，如有此类行为，一经发现，涉及的同学（包括抄袭及被抄袭者）实验分数直接不及格。**